(9) 日本国特許庁 (JP)

①特許出願公開

⑩公開特許公報(A)

昭56—121232

Int. Cl.³H 01 H 47/02

識別記号

庁内整理番号 6959-5G 砂公開 昭和56年(1981)9月24日

発明の数 1 審査請求 未請求

(全 3 頁)

願 昭55-24286

②出 願 昭55(1980) 2 月28日

⑩発 明 者 松原勇作

門真市大字門真1048番地松下電 工株式会社內

⑪出 願 人 松下電工株式会社

門真市大字門真1048番地

砂代 理 人 弁理士 高山敏夫 外1名

明· 細 書

1.発明の名称

00特

リレー、疲惫器等の低パウンスリレー駆動回路 2.特許請求の範囲

「スイッチング用の無1トランジスタを通して入 力端子間に加えられる入力電圧をコイルの如き負 荷に印加するものにおいて、前記第1トランジス タのコレクタとアース様の前配端子間に第1,第 2抵抗むよび第2トランシスタを挿入し、かつ前 記算1トランジスタのペースと的記アース個端子 間に引る抵抗および第3トランジスタを挿入する と共に前配第1,第2抵抗の接続点を前配第1下 ランジスタのペース側に接続し、前配第2トラン シスタは第1遅延回路からの出力が加えられると 共にこの第1遅延回路の出力が加えられる第2遅 延回路の反転出力が加えられるアンド回路出力に よりオンし、前配第3トランジスタは前配第2ト ランジスタがオフした後第2遅延回路、網2遅延 凹路の出力により一定時間後にオンせしめられ、 前記第1トランジスタの分圧比を段階的に変化さ せ負荷に加わる電圧を制御するように構成したと とを特徴とするリレー、接触器等の低パウンスリ レー駆動回路。

3. 発明の詳細な説明

本発明はリレー、接触器等に適用され、かつか かる根器の接点投入時のパウンス低下、 験音低下 を図つた低パウンスリレー駆動回路に関する。

一般に、小型リレー、接触器等では最点投入時の速度を遅くすれば接点のパウンスも低下し、また動作時の騒音も低下することが知られている。 しかし動作速度を遅くすると通常動作時間が長くなり実用上間題が生じる場合が多い。

本発明は上記の点に低み投案されたもので、主として動作時間を避らさずにパウンスの低下、扱 点投入時の融音低下を実現するリレー、接触器等 の低パウンスリレー駆動回路を提供することを目 的とするものである。

すなわち、コイルの励磁により生ずる電磁力に より可動接点が固定接点側に向つて動き始めるよ うに構成された周知のリレー、接触器等において、 単にコイルに加える電圧を下げる方法では動作時間が延びてしまう問題がある。一方、接点接触時の衝撃を弱めるには接点が接触する解析である。というと考えられる。そこが動き始めるでは解えられる。では解している。とはない電圧値を2に切り換えられ、ついて可動をは、とはに発している。というに発している。

以下、図面に沿つて本発明の実施例を説明すると、第2図において Qi は N P N 型の解 1 のトランシスタで、そのコレクタは囃子 A に接続され、かつエミンタはコイル L の一端に接続され、とのコイル L の他端はアース側の端子 B に接続されている。そして、端子 A , B 間には入力電圧 E₁が加えられるようになつており、トランシスタ Q₁がオンした場合にコイル L に後述する所定の電圧が印加

 R_1 および R_2 の最続点とトランジスタ Q_1 のベースおよび抵抗 R_3 の最続点間が接続され、トランジスタ Q_2 のベースの分圧比がトランジスタ Q_2 のオン・オフに応じ可変し、これによつてコイル L に加わる世圧が段階的に変化するようになつている。

次に本発明の動作を説明する。

いま、端子A、B間に入力電圧 E1を加えると、トランジスタ Q2のペースには遅延回路 1、2を通し、またトランジスタ Q3のペースには遅延回路 1~3を通してパイアスが加わるようになかっため当初トランジスタ Q2、Q3はオフ状態にある。一方、トランジスタ Q1のペースには抵抗 R1を介し、よっては低圧が加わるためにオンし、よつてコイルし、日間 E1に実質的に等しい電圧が印加される。しかして、遅延回路 1の出力端 Q1には一定時間 T1だけ遅れて H レベルの出力が 現われ、また遅延回路 2の反転出力 端子 Q2は動作していないとき H であるから、これらの出力が加えられる アンド回路 4 の出力は H となり、このためトランジスタ Q2はオンになる。

され、とれにより周知のリレー、接触指等の接点が適宜動作するように構成されている。

また、1は、例えばインバータ特からなる第1 の遅延回路で入力端は幾子人に接続され、かつ出 力機は邦2の遅延回路2に接続され、との遅延回 路2の出力は第3の選延回路3に加えられるよう に接続されている。↓はアンド回路で、入力増化 は前記の遅延回路1の出力および遅延回路2の反 転出力端子側の出力が加えられ、それらのアンド 条件がとられ、とのアンド回路4の出力はエミツ タが端子 B に接続された N P N 型のトランシスタ Q。を制御すべくそのトランジスタ Q,のベースに加 えられるように接続されている。また、トランジ スタQ2のコレクタは第1,第2の抵抗 R1,R2の直 列回路を介しトランジスタQのコレクタに接続さ れている。一方、温延回路3の出力はエミツタが 端子Bに投税されたトランジスタQgのベースに加 えられるようになつており、とのトランジスタQ。 のコレクタは第3の抵抗 Raを介してトランジスタ Qのペースに接続されていると共に、前紀の抵抗

しかる後、遅延回路1の出力は後疑の遅延回路 2 に入るので遅れ時間 T₂後遅延回路2の出力端 Q はしに変化するためにアンド回路4の出力もHか らしへ変化し、よつてトランジスタ Q₂はオフにな るので、コイルしには再び E₁の 塩 圧が印加される。 とのようにして 接点相互が接触する直前に再びコイルに高い 電圧 E₁を 加えると、 これにより 技には 加速されるがスピードが余り上昇しない りちに接 点が接触するので、 接点接触時の衝散は小さく また融資、扱助も少ない。 この場合、コイル電圧 は十分に高く、接放圧も高いので、接点接触後は 接点閉皮に作り衝撃等によつても開催するむそれ が少なく、バウンスが少なくなる。

さらに、遅延回路 2 の出力端 Q_2 よりのHV へV の出力が加えられた後胱の遅延回路 3 の出力端 Q_3 の出力が時間 T_3 経過した後に H となるため、トランジスタ Q_3 はオンし、トランジスタ Q_1 の分圧比が変わりコイル L には E_1 ・ $\frac{R_1}{R_1+R_3}$ の電圧が印加される。との場合、 E_1 ・ $\frac{R_1}{R_1+R_3}$ の電圧をほぼコイルの定格 電圧 E_3 に 散定しておけばコイル L の 過度上昇を防止することができる C

以上の通り本発明によれば、リレー、接触器等のコイルに加える電圧を接点の動作に合わせて制御するように構成したから、投入時の動作時間を長くすることなく接点接触時の衝撃をやわらげると同時に接圧をも高めることができ、投入時の騒音、パウンス等を極小にできる利点を有する。また、接点が開成し安定した後においてはコイル電圧が定格値になるように構成したから、コイルの

盤度上昇を防止するととができる。

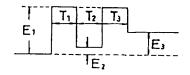
4. 図面の簡単な説明

第1図は本発明の動作説明図、第2図は本発明 の実施例の具体例である。

Q₁~Q₃----- 第 1 ~ 第 3 トランジスタ、 L ---- コイル、 1 ~ 3 ----- 第 1 ~ 第 3 遅延回路、 4 ----- アンド回路、 R₁~R₃----- 第 1 ~ 第 3 抵抗o

特 許 出 順 人 松 下 電 工 株 式 会 社 代理人 弁理士 高 山 敏 失 44か1名

才1 図



才 2 図

